

و Verilog, VHDL یک ابزار برای شبیه سازی و بررسی زبان های توصیف سخت افزار **ModelSim SE** کتابخانه کامپایل می کنند و کاربران به شبیه سازی می باشد. همه طراحان، طرح ها را در Verilog سیستم های که نام پیش فرض کتابخانه توسط کامپایلر **Work** با ایجاد یک کتابخانه به نام نرم افزار طرح های جدید در این می باشد می پردازند. بعد از ایجاد کتابخانه های کاری مرحله بعدی تدوین واحد طراحی است. کتابخانه ایجاد شده با تمام سیستم عامل ها سازگار است که شما می توانید طرح خود را در هر پلت فرم شبیه سازی **ModelSim** در با یک واحد اشکال زدایی محیط برای (SKS) کنید. این برنامه برای اولین بار فن آوری شبیه ساز ترکیب کرنل است ویندوز یک نرم افزار مبتنی بر **ModelSim SE**. می باشد Verilog و سیستم های Verilog, VHDL را شبیه سازی می کند و در اختیار کاربران قرار می دهد. این برنامه از استانداردها ASIC و FPGA که طرح های پشتیبانی می کند و این باعث شده تا با ابزارها و فرایندهای دنیای واقعی بهتر تطابق پیدا کند **bes** و پلت فرم های

ModelSim Se: نرم افزار قابلیت های کلیدی

- HDL ویرایشگر
- Single-Kernel موتور شبیه سازی
- Verilog RTL & Gate بهینه سازی عملکرد
- VHDL RTL & VITAL بهینه سازی عملکرد
- های گسترده VCD و VCD پشتیبانی از
- ها VCD شبیه سازی مجدد
- شبیه سازی تعاملی
- چند زبانه بودن
- اشکال زدایی یکپارچه
- Verilog 2005 و VHDL 2008 رمزگذاری
- ... و